

## Zadanie z predmetu Programovateľné Logické Obvody 2009/2010 pre skupinu: pondelok 16:50 - 18:20

Odkúšajte správnu funkčnosť FIR filtra, vygenerovaného FIR compilerom v prostredí Quartus II. Realizujte obvod, ktorého bloková schéma je zobrazená dole. Dátové kanály majú byť:

1) digitálny: pomocou PC vygenerujete dáta, ktoré budú filtrované a výsledok opäť zaznamenáte v PC. Dáta porovnajte s výsledkom simulácie.

2) analógový: signál z generátora konvertujte v ADC na vývojovej doske na digitálny signál, ktorý prefiltrujete vo FIR filtri. Výsledok prevedte naspäť na analógový signál a zobrazte na osciloskope.

Oba kanály majú byť prepínateľné signálom "select"

